

# Anmerkungen zur Ansteuerung des Si570 uC Programmierung

Version: 29. May 2008

© by Dipl.Ing. Dr. Christian Hirt, Austria, 2008

<http://home.pages.at/chirt/EHW.htm>

Es wird keinerlei Garantie für die Richtigkeit der Ausführungen gewährleistet! Sie wurden von einem „Radiobastler“ für „Radiobastler“, ohne kommerziellem Hintergrund erstellt.

## Präambel

Der XO **Si570** der Firma Silicon Laboratories (<http://www.silabs.com>) ist in einem bestimmten Bereich auf eine beliebige Frequenz über die I<sup>2</sup>C Schnittstelle programmierbar. Der Inhalt dieses Dokuments soll vor allem dem Si570 Neuling auf diverse Stolperfallen bei der Programmierung hinweisen und zusätzliche Infos anbieten. Er ersetzt NICHT das unbedingt notwendige Durcharbeiten des Datenblatts!

## Si570 Register

Die zur Programmierung notwendigen Daten sind in einer gefinkelten Weise in 8 Register gepackt (siehe auch Si570 DataSheet):

Register	Name	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
7	High Speed/ N1 Dividers	HS_DIV[2:0]			N1[6:2]				
8	Reference Frequency	N1[1:0]		RFREQ[37:32]					
9	Reference Frequency	RFREQ[31:24]							
10	Reference Frequency	RFREQ[23:16]							
11	Reference Frequency	RFREQ[15:8]							
12	Reference Frequency	RFREQ[7:0]							
135	Reset/Memory Control	RST_REG	NewFreq					RECALL	
137	Freeze DCO				Freeze DCO				

**HS\_DIV** ist der DCO High Speed Divider. Folgende Teilerwerte sind zulässig:

Wert (dezimal)	4	5	6	7	9	11
Code	000	001	010	011	101	111

Der gespeicherte binäre Wert (Code) ist also mit Plus 4 zu addieren!

**N1** ist der CLKOUT Output Divider. Erlaubte Teilerwerte sind: 1, 2, 4, .... 128

Wert (dezimal)	1	2	4	6	10	128
Code	0000000	0000001	0000011	0000101	0001001	1111111

Der Teilerwert ist also um 1 zu vermindern um auf den binären Wert zu kommen!

**RFREQ** ist die Reference Frequency und steuert den DCO Input.

Dieser Wert ist 38 Bit lang. Die ersten 10 (MSB) Bits stellen den ganzzahligen Teil der Referenzfrequenz dar. Die weiteren 28 (LSB) Bits sind die umgewandelten Nachkommastellen.

Zur Dekodierung ist folgende Vorschrift anzuwenden:

Der binäre Wert der 10 MSB kann direkt in den entsprechenden Dezimalwert umgerechnet werden. Der binäre Wert der 28 LSB sind durch  $2^{28}$  zu dividieren und dem ersten Dezimalwert hinzuzufügen.

Beispiel:

RFREQ (binär) = 00\_0010 1011\_1011 1001\_0101 0110\_0000 0111\_0110

10 MSB = 00\_0010 1011 = 43

28 LSB = 1011 1001\_0101 0110\_0000 0111\_0110 = 194 338 934

$194\ 338\ 934 \times 2^{28} = 0.7239689445\dots$

Der RFREQ Wert ist daher 43.7239689445...

Das Umrechnen der drei ausgelesenen Werte wird dadurch erschwert, dass sie sich mehrere Register teilen. Um auf die jeweiligen binären Werte zu kommen, muss also ein wenig Bit-Arithmetik getrieben werden. Insbesondere bei der Auftrennung vom N1 Anteil und dem RFREQ Anteil in Register 8 ist besondere Vorsicht angebracht, da die 10 MSB von RFREQ gleichzeitig auch die ersten 2 Bits von Register 9 beanspruchen!

Die Bits der Register 135 und 137 sind - obgleich wichtig - ohne Probleme auszuwerten und deshalb hier nicht besprochen. Informationen dazu im Datenblatt des Si570.

## Rechengang

Nach dem Auslesen des Si570 und Umrechnen von HS\_DIV, N1 und RFREQ liegen die Werte als Dezimalzahlen vor.

Die Startfrequenz F0 weicht in der Praxis geringfügig vom nominalen Wert ab und sollte genau gemessen werden. Mit dieser tatsächlichen StartUpFrequency (SUF) und den drei obigen Werten kann die tatsächliche Frequenz (FXTAL) berechnet werden mit der der chipinterne Quarz schwingt.

$$\mathbf{FXTAL = SUF \times HS\_DIV \times N1 / RFREQ \text{ [MHz]}}$$

Beispiel:

$$\mathbf{HS\_DIV = 4}$$

$$\mathbf{N1 = 22}$$

$$\mathbf{RFREQ = 43.3417823 \text{ MHz}}$$

$$\mathbf{SUF = 56\,321\,540 \text{ Hz (gemessen nach Aufwärmphase)}}$$

$$\mathbf{FXTAL = 56.321540 \times 9 \times 22 / 43.3417823 = 114.353754206 \text{ MHz}}$$

Für eine neue - innerhalb der vom Si570 Typ vorgegebenen Grenzen – gewählten Frequenz müssen nun entsprechende neue Teilerwerte (HS\_DIV, N1) berechnet werden.

Dabei sind folgende Restriktionen einzuhalten:

1. Die zulässigen Teilerwerte (siehe Tabellen oben)
2. Die minimale und maximale DCO Frequenz (FOSC) von 4850 — 5670 MHz

$$\mathbf{FOSC = Fnew \times HS\_DIV \times N1 \quad \rightarrow \text{FOSC} = 4850 \text{ — } 5670 \text{ MHz}}$$

Die möglichen Teilerkombination sollten so optimiert werden, dass FOSC und N1 minimiert wird, d.h. HS\_DIV möglichst groß ist.

RFREQ ergibt sich dann aus der Formel:

$$\mathbf{RFREQ = Fnew \times HS\_DIV \times N1 / FXTAL = FOSC / FXTAL}$$

Beispiel:

$$\mathbf{Fnew = 100.0 \text{ MHz gewählt}}$$

$$\mathbf{HS\_DIV = 5 \quad | \text{ — optimiert}}$$

$$\mathbf{N1 = 10 \quad |}$$

$$\mathbf{RFREQ = 100.0 \times 5 \times 10 / 114.353754206 = 43.7239689... \text{ MHz}}$$

Die Werte von HS\_DIV, N1 und das neue RFREQ sind - wie oben besprochen – umzurechnen und wieder in die Register des Si570 zu packen.

## **Ansteuerung durch I<sup>2</sup>C Bus**

Auch hier gibt es wieder ein paar Kleinigkeiten zu berücksichtigen um Erfolg verbuchen zu können.

In einem vielfach im Internet verbreiteten Schaltplan sind die PullUp Widerstände mit 1k  $\Omega$  angegeben. Für viele Microcontroller ist dieser Wert aber zu klein. Controller der AVR Familie von Atmel benötigen zum Beispiel in der Regel 4.7 k  $\Omega$ .

Bei der Auswahl des Si570 Typs wird auch die I<sup>2</sup>C Adresse festgelegt (z.B.: 55hex). Im Datenblatt wird von der „Slave Adress“ gesprochen. Für die tatsächlichen Lese und Schreibvorgänge ist aber zu berücksichtigen, dass diese 7 Bit auf 8 Bit (1 Byte) ergänzt werden. Der Schreibvorgang wird mit einem 0 Bit und der Lesevorgang mit einem 1 Bit auf die 8 Bit vervollständigt. In Hex Schreibweise ergibt sich damit ein Schreib-Byte von AAhex und ein Lese-Byte von BAhex.